

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-112086

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

H04N 5/225  
G06T 1/60  
H03M 7/30  
H04N 5/91  
H04N 7/30

(21)Application number : 2000-296467

(71)Applicant : SONY CORP

(22)Date of filing : 28.09.2000

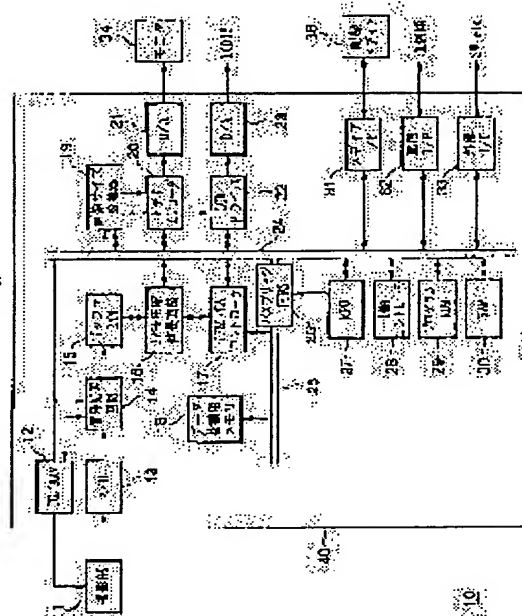
(72)Inventor : SHIMURA KATSUJI  
YAMAMOTO SHINYA

## (54) CAMERA SYSTEM, IMAGE ENCODING DEVICE AND IMAGE DECODING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a camera system capable of inputting rapidly suitably compression encoded static image data by reducing a circuit scale.

SOLUTION: At monitor photographing time, a photograph 11 generates thinned data. The thinned data is converted to a digital signal by a signal processor 13, converted into a component signal by a signal processor 14, temporarily stored in a buffer RAM 15, and then displayed on a monitor 34 via an image size converter 19, a video encoder 20 and an A-D converter 21. The displayed thinned image data is encoded by a JPEG compression/elongation processor 16, an encoded amount is calculated, encoded data amount of a full image is predicted, and a quantization table is decided. When a shutter is pressed, the photograph 11 generates the image data of the full pixel, and the JPEG compression/elongation processor 16 encodes the data by the already directly decided quantization table.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



**【特許請求の範囲】**

【請求項1】 所望の撮影対象を撮影し画像データを生成する撮影手段と、

前記生成された画像データの取り込みを指示する取り込み指示手段と、

前記取り込みの指示のない場合に、符号化を行う画像データを前記生成された画像データより選択する符号化画像選択手段と、

前記生成された画像データを所定の方式により符号化する符号化手段であって、前記取り込みの指示がない場合には、前記選択された画像データを符号化し、前記取り込みの指示があった場合には、直前の前記選択された画像データの符号化により得られた符号化データの特性に基づいて符号化条件を決定し、当該符号化条件に基づいて前記指示された画像データを符号化する符号化手段と、

前記符号化された前記取り込みの指示があった画像データを取り込む画像取り込み手段と、  
を有するカメラシステム。

【請求項2】 前記符号化手段は、

前記取り込みの指示がない場合には、前記選択された画像データを符号化し当該符号化画像データのデータ量を検出し、

前記取り込みの指示があった場合には、直前の前記検出されたデータ量に基づいて、前記指示された画像データの符号化データ量が所望の範囲内になるように符号化条件を決定し、前記符号化を行う請求項1に記載のカメラシステム。

【請求項3】 前記符号化手段は、

前記取り込みの指示がない場合には、前記選択された画像データの間に引いた画像に対して前記符号化を行い、前記取り込みの指示があった場合には、直前の前記検出された前記選択された画像データの間に引いた画像のデータ量に基づいて、前記指示された画像データの符号化データ量を推測し、当該推測したデータ量に基づいて前記符号化条件を決定し、前記符号化を行う請求項2に記載のカメラシステム。

【請求項4】 前記撮影手段は、前記取り込みの指示がない場合には、前記撮影した画像に対して画素を間引いた画像データを生成する請求項3に記載のカメラシステム。

【請求項5】 前記撮影手段は、順次前記撮影を行い画像データを生成し、

前記符号化画像選択手段は、前記順次生成される画像データより、所定の間隔で前記符号化する画像データを選択する請求項3に記載のカメラシステム。

【請求項6】 前記生成された画像データの特性を検出する特性検出手段をさらに有し、

前記符号化画像選択手段は、前記検出された特性に基づいて前記符号化する画像データを選択する請求項3に記

載のカメラシステム。

【請求項7】 前記特性は、画像データの輝度成分、色成分、黒レベルの各値および積分値、画像のエッジ位置、画像の周波数成分のいずれか1つまたは複数を含み、前記符号化画像選択手段は、前記特性が所定の基準以上に変動した場合に、当該画像データを選択する請求項6に記載のカメラシステム。

【請求項8】 前記生成された画像データを表示する表示手段をさらに有し、

前記取り込み指示手段は、外部より所定の操作が行われた時に前記画像の取り込みの指示を行う請求項3に記載のカメラシステム。

【請求項9】 前記撮影手段は、ラインスキャン形式の画像データを生成し、

前記生成された画像データを一時的に記憶する手段であって、列方向 $n$ 画素ライン方向 $m$ 画素( $n \times m$ 画素)の所定のブロックごとのライン方向の一連のブロックの画像データを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、

前記生成されるラインスキャン形式の画像データを、前記複数の記憶手段に順に、 $n$ ラインずつ書き込む書き込み手段と、

前記 $n$ ライン分の画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ライン方向の一連の前記 $n \times m$ 画素の所定のブロックを順に読み出す読み出し手段とをさらに有し、

前記符号化手段は、前記順に読み出した $n \times m$ の画素の所定のブロックに対して、順に所望の符号化処理を行う請求項8に記載のカメラシステム。

【請求項10】 前記バッファメモリは2つの前記記憶手段を有し、

前記書き込み手段は、入力されるラインごとの画像データを、前記2つの記憶手段に交互に、 $n$ ラインずつ順に書き込み、

前記読み出し手段は、前記書き込み手段により $n$ ライン分の画像データが書き込まれた前記2つの記憶手段の一方の記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない方の前記記憶手段より、ライン方向の一連の前記 $n \times m$ 画素の所定のブロックを順に読み出す請求項9に記載のカメラシステム。

【請求項11】 符号化画像データに対して復号化処理を行い、 $n \times m$ 画素の所定のブロックごとの画像データを入力する復号化手段と、

前記復号化されたライン方向の一連の前記 $n \times m$ 画素の所定のブロックの画像データを、前記複数の記憶手段に順に書き込む第2の書き込み手段と、

前記書き込み手段によりライン方向の一連の前記 $n \times m$

画素の所定のブロックの画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す第 2 の読み出し手段とをさらに有する請求項 9 に記載のカメラシステム。

【請求項 12】前記バッファメモリは 2 つの前記記憶手段を有し、

前記第 2 の書き込み手段は、前記復号化されたライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データを、前記 2 つの記憶手段に交互に順に書き込み、

前記第 2 の読み出し手段は、前記書き込み手段によりライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データが書き込まれた前記 2 つの記憶手段の一方の記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない方の前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す請求項 11 に記載のカメラシステム。

【請求項 13】前記取り込み手段は、前記符号化された前記取り込みの指示があった画像データを所定の記録媒体に記録する請求項 8 に記載のカメラシステム。

【請求項 14】前記取り込み手段は、前記符号化された前記取り込みの指示があった画像データを所定の通信路より送信する請求項 8 に記載のカメラシステム。

【請求項 15】所望の撮影対象を撮影しラインスキャン形式の画像データを生成する撮影手段と、

前記生成された画像データを一時的に記憶する手段であって、列方向  $n$  画素ライン方向  $m$  画素 ( $n \times m$  画素) の所定のブロックごとのライン方向の一連のブロックの画像データを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、

前記生成されるラインスキャン形式の画像データを、前記複数の記憶手段に順に、 $n$  ラインずつ書き込む書き込み手段と、

前記  $n$  ライン分の画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ライン方向の一連の前記  $n \times m$  画素の所定のブロックを順に読み出す読み出し手段と、

前記順に読み出した  $n \times m$  の画素の所定のブロックに対して、順に所望の符号化処理を行う符号化手段とを有するカメラシステム。

【請求項 16】符号化画像データに対して復号化処理を行い、 $n \times m$  画素の所定のブロックごとの画像データを出力する復号化手段と、

前記復号化されたライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データを、前記複数の記憶手段に順に書き込む第 2 の書き込み手段と、

前記書き込み手段によりライン方向の一連の前記  $n \times m$

画素の所定のブロックの画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す第 2 の読み出し手段とをさらに有する請求項 15 に記載のカメラシステム。

【請求項 17】列方向  $n$  画素ライン方向  $m$  画素 ( $n \times m$  画素) の所定のブロックのライン方向の一連のブロックのデータを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、

入力されるラインごとの画像データを、前記複数の記憶手段に順に、 $n$  ラインずつ書き込む書き込み手段と、

前記書き込み手段により  $n$  ライン分の画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ライン方向の一連の前記  $n \times m$  画素の所定のブロックを順に読み出す読み出し手段と、

前記順に読み出した  $n \times m$  の画素の所定のブロックに対して、順に所望の符号化処理を行う符号化手段とを有する画像符号化装置。

【請求項 18】前記バッファメモリは 2 つの前記記憶手段を有し、

前記書き込み手段は、入力されるラインごとの画像データを、前記 2 つの記憶手段に交互に、 $n$  ラインずつ順に書き込み、

前記読み出し手段は、前記書き込み手段により  $n$  ライン分の画像データが書き込まれた前記 2 つの記憶手段の一方の記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない方の前記記憶手段より、ライン方向の一連の前記  $n \times m$  画素の所定のブロックを順に読み出す請求項 17 に記載の画像符号化装置。

【請求項 19】前記符号化手段は、離散コサイン変換 (DCT) を持ちいた所定の方式により符号化を行い、前記所定のブロックは 8 画素  $\times$  8 画素の DCT ブロックである請求項 18 に記載の画像符号化装置。

【請求項 20】符号化画像データに対して復号化処理を行い、 $n \times m$  画素の所定のブロックごとの画像データを出力する復号化手段と、

前記復号化されたライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データを、前記複数の記憶手段に順に書き込む第 2 の書き込み手段と、

前記書き込み手段によりライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す第 2 の読み出し手段とをさらに有する請求項 17 に記載の画像符号化装置。

【請求項 21】前記バッファメモリは 2 つの前記記憶手段を有し、

前記第 2 の書き込み手段は、前記復号化されたライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データを、前記 2 つの記憶手段に交互に順に書き込み、  
前記第 2 の読み出し手段は、前記書き込み手段によりライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データが書き込まれた前記 2 つの記憶手段の一方の記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない方の前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す請求項 20 に記載の画像符号化装置。

【請求項 22】列方向  $n$  画素ライン方向  $m$  画素 ( $n \times m$  画素) の所定のブロックごとの画像データのライン方向の一連のブロックのデータを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、  
圧縮画像データに対して復号化処理を行い、 $n \times m$  画素の所定のブロックごとの画像データを出力する復号化手段と、

前記復号化されたライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データを、前記複数の記憶手段に順に書き込む書き込み手段と、

前記書き込み手段によりライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す読み出し手段とを有する画像復号化装置。

【請求項 23】前記バッファメモリは 2 つの前記記憶手段を有し、

前記第 2 の書き込み手段は、前記復号化されたライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データを、前記 2 つの記憶手段に交互に順に書き込み、

前記第 2 の読み出し手段は、前記書き込み手段によりライン方向の一連の前記  $n \times m$  画素の所定のブロックの画像データが書き込まれた前記 2 つの記憶手段の一方の記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない方の前記記憶手段より、ラインごとの画像データを  $n$  ラインずつ順に読み出す請求項 22 に記載の画像復号化装置。

【請求項 24】前記符号化画像データは、離散コサイン変換 (DCT) を持ちいた所定の方式により符号化されたデータであり、

前記所定のブロックは 8 画素  $\times$  8 画素の DCT ブロックである請求項 23 に記載の画像復号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、小さい回路規模で高速に所望の画像データを圧縮符号化して取り込むこと

のできるカメラシステムと、小さい回路規模で所望の画像データを圧縮符号化あるいは復号化することのできる画像符号化装置および画像復号化装置に関する。

【0002】

【従来の技術】従来よりデジタルスチルカメラにおいては、撮像した静止画データを他の機器へ転送する機能を有している。撮像した画像を、パーソナルコンピュータなどの他の機器で表示したり、プリントシステムを使って印刷するためである。この静止画データの転送方法としては、不揮発性メモリや磁気記憶媒体などのメディアインターフェイス機器を接続し、これを圧縮データの時記憶手段としてデータの受け渡しを行う方法や、USB あるいは IEEE 1394 などの通信インターフェイスを用いて、デジタルスチルカメラと他の機器とを直接接続してデータ転送を行う方法などが用いられる。また、転送先の機器においては、転送された静止画データは、半導体メモリや磁気ディスクなどの媒体に蓄積される。

【0003】デジタルスチルカメラで静止画撮影を行った場合、撮影された静止画は所定の圧縮処理、たとえば JPEG 方式 (Joint Photographic Experts Group によるカラー静止画像符号化方式) の圧縮処理が行われ、圧縮されたデータが前述したような方法により記録または転送される。この時、圧縮データを蓄積する記録媒体の容量には限界があるため、画質および圧縮率を設定できるようにし、ユーザが状況や目的に応じて使い分けを行えるようになっているデジタルスチルカメラが多い。すなわち、高画質モードが設定されると、圧縮率が悪く圧縮データのサイズが大きくなり蓄積できる静止画の枚数は少なくなるが劣化の少ない画像を得ることができ、低画質モードが設定されると、画質の劣化が生じることがあるが圧縮率は高く圧縮データのサイズは小さくなり蓄積できる静止画の枚数は多くなるようになっているものが多い。

【0004】このようなモードの設定を行うことは、デジタルスチルカメラ内においては、撮像した静止画を圧縮処理する過程で、撮影時のモード設定に応じて圧縮率を制御し、画質と生成される圧縮静止画データのデータ量の調整を行わなければならないことを意味する。そして、圧縮データのサイズを、設定に応じてある程度の範囲に収まるように制御できれば、圧縮データ書き込み先の空き容量に基づいて撮影可能枚数を予測するなどの機能を実現することができる。なお、JPEG 方式における圧縮率と画質の制御手段としては、圧縮処理過程で用いられる量子化テーブルの制御により達成される。

【0005】

【発明が解決しようとする課題】ところで、圧縮率および画質を制御する従来の方式としては、特開平 10-336647 号公報、特開平 11-205793 号公報、特開平 11-136677 号公報、特開平 10-150

633号公報および特開平7-212757号公報に記載されているような各方法があるが、これらの方法ではいずれの場合も、処理過程のいずれかで1画面分のデータを蓄積しておき、圧縮静止画データを生成するまでの処理過程で繰り返し処理を行い最終的な量子化テーブルを決定している。

【0006】しかしながら、そのような方法では、1画面分の非圧縮データを蓄積するための大容量のメモリが必要になり、回路規模が大きくなる上にコストが高くなるという不利益がある。また、繰り返し処理が行われるため処理時間が増加し、撮影間隔に制限を生じてしまい、連写能力の低下や、シャッターチャンスを逃す可能性が高くなるなどという機能的な不利益もある。特に、撮像素子の画素サイズが大きくなってきた場合には、1画面分のデータを蓄積するための記憶媒体の容量もそれに応じて増大し、また処理時間も一層長くなり、回路規模、コスト、処理時間のあらゆる面で大きな不利益となる。

【0007】撮影した、あるいは他の機器より転送された圧縮静止画データを伸長し、表示させる機能を搭載したデジタルスチルカメラにおいては、前述したような従来の方式の場合、伸長処理した非圧縮データ1画面分を一旦記憶媒体に保持し、その後表示系処理回路へ出力という方式がとられるため、この場合も、画像の表示要求があってから実際に表示を行うまでの経過時間が長いという不利益が生じていた。

【0008】したがって本発明の目的は、所望の画像を撮影し、大容量のメモリを用いることなく、また繰り返し処理を行うことなく、圧縮率と画質を制御しながら高速に圧縮符号化を行い、所望のデータを取り込むことのできるカメラシステムを提供することにある。また本発明の他の目的は、大容量のメモリを用いることなく、所望の静止画データを圧縮率と画質を制御しながら高速に復号化を行うことのできる画像復号化装置を提供することにある。

【0009】

【課題を解決するための手段】前記課題を解決するために、本発明に係わるカメラシステムは、所望の撮影対象を撮影し画像データを生成する撮影手段と、前記生成された画像データの取り込みを指示する取り込み指示手段と、前記取り込みの指示のない場合に、符号化を行う画像データを前記生成された画像データより選択する符号化画像選択手段と、前記生成された画像データを所定の方式により符号化する符号化手段であって、前記取り込みの指示がない場合には、前記選択された画像データを符号化し、前記取り込みの指示があった場合には、直前の前記選択された画像データの符号化により得られた

符号化データの特性に基づいて符号化条件を決定し、当該符号化条件に基づいて前記指示された画像データを符号化する符号化手段と、前記符号化された前記取り込みの指示があった画像データを取り込む画像取り込み手段とを有する。

【0010】好適には、前記符号化手段は、前記取り込みの指示がない場合には、前記選択された画像データを符号化し当該符号化画像データのデータ量を検出し、前記取り込みの指示があった場合には、直前の前記検出されたデータ量に基づいて、前記指示された画像データの符号化データ量が所望の範囲内になるように符号化条件を決定し、前記符号化を行う。また好適には、前記符号化手段は、前記取り込みの指示がない場合には、前記選択された画像データの間に引いた画像に対して前記符号化を行い、前記取り込みの指示があった場合には、直前の前記検出された前記選択された画像データの間に引いた画像のデータ量に基づいて、前記指示された画像データの符号化データ量を推測し、当該推測したデータ量に基づいて前記符号化条件を決定し、前記符号化を行う。

【0011】特定的には、前記撮影手段は、順次前記撮影を行い画像データを生成し、前記符号化画像選択手段は、前記順次生成される画像データより、所定の間隔で前記符号化する画像データを選択する。また特定的には、前記生成された画像データの特性を検出する特性検出手段をさらに有し、前記符号化画像選択手段は、前記検出された特性に基づいて前記符号化する画像データを選択する。

【0012】好適には、前記撮影手段は、ラインスキャン形式の画像データを生成し、前記生成された画像データを一時的に記憶する手段であって、列方向 $n$ 画素ライン方向 $m$ 画素( $n \times m$ 画素)の所定のブロックごとのライン方向の一連のブロックの画像データを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、前記生成されるラインスキャン形式の画像データを、前記複数の記憶手段に順に、 $n$ ラインずつ書き込む書き込み手段と、前記 $n$ ライン分の画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ライン方向の一連の前記 $n \times m$ 画素の所定のブロックを順に読み出す読み出し手段とをさらに有し、前記符号化手段は、前記順に読み出した $n \times m$ の画素の所定のブロックに対して、順に所望の符号化処理を行う。

【0013】また好適には、符号化画像データに対して復号化処理を行い、 $n \times m$ 画素の所定のブロックごとの画像データを出力する復号化手段と、前記復号化されたライン方向の一連の前記 $n \times m$ 画素の所定のブロックの画像データを、前記複数の記憶手段に順に書き込む第2の書き込み手段と、前記書き込み手段によりライン方向の一連の前記 $n \times m$ 画素の所定のブロックの画像データ

が書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ラインごとの画像データを $n$ ラインずつ順に読み出す第2の読み出し手段とをさらに有する。

【0014】また、本発明に係る他のカメラシステムは、所望の撮影対象を撮影しラインスキャン形式の画像データを生成する撮影手段と、前記生成された画像データを一時的に記憶する手段であって、列方向 $n$ 画素ライン方向 $m$ 画素( $n \times m$ 画素)の所定のブロックごとのライン方向の一連のブロックの画像データを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、前記生成されるラインスキャン形式の画像データを、前記複数の記憶手段に順に、 $n$ ラインずつ書き込む書き込み手段と、前記 $n$ ライン分の画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ライン方向の一連の前記 $n \times m$ 画素の所定のブロックを順に読み出す読み出し手段と、前記順に読み出した $n \times m$ の画素の所定のブロックに対して、順に所望の符号化処理を行う符号化手段とを有する。

【0015】また、本発明に係る画像符号化装置は、列方向 $n$ 画素ライン方向 $m$ 画素( $n \times m$ 画素)の所定のブロックのライン方向の一連のブロックのデータを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、入力されるラインごとの画像データを、前記複数の記憶手段に順に、 $n$ ラインずつ書き込む書き込み手段と、前記書き込み手段により $n$ ライン分の画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ライン方向の一連の前記 $n \times m$ 画素の所定のブロックを順に読み出す読み出し手段と、前記順に読み出した $n \times m$ の画素の所定のブロックに対して、順に所望の符号化処理を行う符号化手段とを有する。

【0016】また、本発明に係る画像復号化装置は、列方向 $n$ 画素ライン方向 $m$ 画素( $n \times m$ 画素)の所定のブロックごとの画像データのライン方向の一連のブロックのデータを少なくとも記憶可能な記憶手段を複数有するバッファメモリと、圧縮画像データに対して復号化処理を行い、 $n \times m$ 画素の所定のブロックごとの画像データを出力する復号化手段と、前記復号化されたライン方向の一連の前記 $n \times m$ 画素の所定のブロックの画像データを、前記複数の記憶手段に順に書き込む書き込み手段と、前記書き込み手段によりライン方向の一連の前記 $n \times m$ 画素の所定のブロックの画像データが書き込まれた前記複数の記憶手段のいずれかの記憶手段であって、読み出し時に前記書き込み手段により画像データの書き込みが行われていない前記記憶手段より、ラインごとの画像データ

を $n$ ラインずつ順に読み出す読み出し手段とを有する。

【0017】

【発明の実施の形態】本発明の一実施の形態を図1～図5を参照して説明する。本実施の形態においては、静止画像をJ P E G (Joint Photographic Experts Group)によるカラー静止画像符号化方式)により圧縮符号化して記録するデジタルスチルカメラシステムを例示して本発明を説明する。

【0018】まず、そのデジタルスチルカメラシステムの構成について説明する。図1は、本実施の形態のデジタルスチルカメラシステム10の構成を示すブロック図である。デジタルスチルカメラシステム10は、撮影部11、タイミングジェネレータ/ドライバ(TG/DRV)12、アナログ/デジタル変換器(A/D)13、信号処理回路14、バッファRAM15、J P E G圧縮伸長処理回路16、J P E Gバスコントローラ17、データ蓄積用メモリ18、画像サイズ変換器19、ビデオエンコーダ20、デジタル/アナログ変換器(D/A)21、LCDドライバ22、デジタル/アナログ変換器(D/A)23、制御系バス24、J P E Gバス25、バスブリッジ回路26、MPU27、DMAコントローラ28、プログラムROM29、RAM30、メディアI/F31、通信I/F32、外部I/F33、モニタ34、LCD35および記録メディア36を有する。なお、これらの構成部のうち、タイミングジェネレータ/ドライバ12～外部I/F33の各構成部は、1つの集積回路40内に構成されている。

【0019】撮影部11は、タイミングジェネレータ/ドライバ12より入力される制御信号に基づいて所望の画像を撮影し、その画像を示す電気信号を集積回路40のA/D変換器13に出力する。具体的には、撮影部11においては、レンズなどの光学系により所望の被写体の像が撮像素子上に結像されることにより、その被写体の画像を示す電気信号が生成されており、撮影部11は、タイミングジェネレータ/ドライバ12より入力される信号により指定される所定の周期で、生成した電気信号を、撮影した画像の信号としてA/D変換器13に出力する。その際、撮影部11は、TG/DRV12より、画像データの記録を行わず単にモニタ34に表示するだけのモードであるモニタ撮影である旨の信号が入力されている場合には、生成した画像データを垂直方向に1ラインずつ間引いてA/D変換器13に出力する。また、TG/DRV12より実際画像データの記録を行う実撮影である旨の信号が入力されている場合には、生成した画像データの全て、すなわち、間引きをせずに全ての信号をA/D変換器13に出力する。なお、撮像素子は145万画素相当のCCD (Charge Coupled Device)である。

【0020】タイミングジェネレータ/ドライバ12は、制御系バス24を介したMPU27からの指示およ



び信号処理回路 14 からの画像データの特性の変化を示す信号に基づいて、撮影部 11 に対して撮影モードの指定および画像データの生成タイミングの指定を行う。デジタルスチルカメラシステム 10 が駆動された後の基本的な動作として TG/DRV 12 は、MPU 27 より指定された所定の周期で、撮影部 11 に対してモニタ撮影モードでデータを生成するように指示する。その状態の時に、信号処理回路 14 より、撮影画像の特性が大きく変化した旨の信号が入力された場合には、そのモニタ撮影モードでのデータ生成周期を短くする。そして、その後特性の変化が起きなければ、再びデータ生成周期を長くする。そしてそのような状態の時に、MPU 27 より使用者が記録ボタンを操作した旨の信号が入力された場合には、TG/DRV 12 は、撮影部 11 に実撮影モードで直ちに画像データを生成するように指示する。

【0021】A/D 変換器 13 は、撮影部 11 より入力される撮影した画像の電気信号をアナログ/デジタル変換し、デジタル画像信号を生成して、信号処理回路 14 に出力する。

【0022】信号処理回路 14 は、A/D 変換器 13 より入力された撮影画像のデジタル信号を、輝度信号および色差信号を有するコンポーネントビデオ信号に変換し、さらに、ガンマ補正、ホワイトバランス調整、ゲイン調整などの処理を行って順次バッファ RAM 15 に出力する。また、そのような処理を行う際に、入力された画像の特性を示すデータを検出し、これが直前の画像データと所定の閾値以上に大きく変化しているか否かをチェックする。そして、大きく変化していた場合には、その旨の信号を TG/DRV 12 に出力する。なお、本実施の形態において画像の特性を示すデータは、輝度信号、色成分、黒レベルの各値および積分値、画像のエッジ位置、画像の周波数成分などの各特性に基づいて検出されるデータである。なお、145 万画素相当の CCD で撮影されたデジタル信号に対する信号処理回路 14 における処理は、120~130 msec となる。

【0023】バッファ RAM 15 は、信号処理回路 14 より入力され JPEG 圧縮伸長処理回路 16 で圧縮符号化されるデジタル画像データ、あるいは、JPEG 圧縮伸長処理回路 16 で伸長され画像サイズ変換器 19 に出力されるデジタル画像データを、各々一時的に記録するバッファメモリであり、コンポーネント信号 16 ライン分を記憶する容量を有する。これらのデータは、バッファ RAM 15 に一時的に記憶されて読み出されることにより、DCT ブロック単位あるいはラインスキャンしたライン単位など、後段の処理に適した形態の信号に変換される。

【0024】バッファ RAM 15 の構成について、図 2 を参照して詳細に説明する。図 2 は、バッファ RAM 15 の構成を示すブロック図であり、バッファ RAM 15 は、第 1 のバンク 151 (バンク A)、第 2 のバンク 1

52 (バンク B)、RAM コントローラ 153 およびスイッチ群 154 を有する。

【0025】第 1 のバンク 151 (バンク A) および第 2 のバンク 152 (バンク B) は、各々 8 ライン分の輝度信号および色差信号を記憶可能な容量を持つバッファ RAM である。RAM コントローラ 153 は、MPU 27 の制御に基づいて、第 1 のバンク 151 (バンク A) および第 2 のバンク 152 (バンク B) におけるデータの書き込みおよび読み出しの制御を行うとともに、スイッチ群 154 を切り換えて、第 1 のバンク 151 (バンク A) および第 2 のバンク 152 (バンク B) に書き込むデータおよび読み出したデータの出力先を選択する。スイッチ群 154 は、RAM コントローラ 153 の制御に基づいて、実際に第 1 のバンク 151 (バンク A) および第 2 のバンク 152 (バンク B) に入力するデータおよび出力先を切り換えるスイッチである。

【0026】このような構成のバッファ RAM 15 においては、RAM コントローラ 153 により、入力されるデータの書き込み先と、出力データの読み出し先が必ず異なるバンクに対して同時に行われるように制御される。すなわち、信号処理回路 14 より入力される撮影画像データが第 1 のバンク 151 (バンク A) に書き込まれている時には、第 2 のバンク 152 (バンク B) より既に書き込まれたデータが読み出されて、JPEG 圧縮伸長処理回路 16 あるいは画像サイズ変換器 19 に出力される。また、第 1 のバンク 151 (バンク A) に 8 ライン分のデータが書き込まれたら、データの書き込みは第 2 のバンク 152 (バンク B) に移る。そして、それに同期して、データの読み出しは第 1 のバンク 151 (バンク A) から行われるようになる。

【0027】また、この時の書き込みおよび読み出しは、信号処理回路 14 から入力されるデータおよび画像サイズ変換器 19 に出力されるデータは、いずれもラインスキャン形式のデータであるので、第 1 のバンク 151 (バンク A) および第 2 のバンク 152 (バンク B) に対してはラインごとのデータが順次書き込まれ、また読み出される。一方、JPEG 圧縮伸長処理回路 16 は、8×8 画素の DCT ブロックを単位としたデータの転送を要求するので、第 1 のバンク 151 (バンク A) および第 2 のバンク 152 (バンク B) に対しても、そのような 8×8 画素の DCT ブロックごとにデータが順次書き込まれ、また読み出される。

【0028】JPEG 圧縮伸長処理回路 16 は、バッファ RAM 15 に記憶される圧縮符号化対象の画像データに JPEG 符号化処理を行い、生成した JPEG 圧縮画像データを JPEG バスコントローラ 17 に出力する。また、JPEG 圧縮伸長処理回路 16 は、JPEG バスコントローラ 17 より入力される JPEG 圧縮画像データを JPEG 復号化し、バッファ RAM 15 に出力する。



【0029】JPEG圧縮伸長処理回路16は、撮影された画像データに対してDCTを行うDCT演算回路、DCTされた結果のDCT係数を量子化する量子化回路、量子化された画像データをハフマン符号化するハフマン符号化回路、ハフマン符号化されたデータに基づいてビットストリームを生成するビットストリーム展開回路および所定のタイミングでマーカーを付与しJPEGビットストリームを生成するマーカー付与回路を有する。また、入力されるJPEGビットストリームよりマーカーを除去するマーカー処理回路、マーカーの除去されたビットストリームを個々の可変長符号化データに分解するビットストリーム分解回路、分解された個々のハフマン可変長符号を復号化するハフマン復号化回路、復号化された量子化データを逆量子化する逆量子化回路および逆量子化されたDCT係数を元の画素値データに戻す逆DCT演算回路を有する。

【0030】JPEGバスコントローラ17は、後述するようにJPEGバス25が制御系バス24と分離状態の時に、JPEGバス25のバスマスターとなり、JPEGバス25を介してデータ蓄積用メモリ18に入出力されるデータを制御する。具体的には、JPEG圧縮伸長処理回路16より入力される撮影した画像データの圧縮データを、JPEGバス25を介してデータ蓄積用メモリ18に記憶する。また、データ蓄積用メモリ18より表示用の圧縮画像データをJPEGバス25を介して読み出し、JPEG圧縮伸長処理回路16に出力する。

【0031】データ蓄積用メモリ18は、たとえば撮影した圧縮画像データや外部より転送された画像データなどの、所望の画像データを記憶するメモリである。データ蓄積用メモリ18には、撮影部11で撮影されJPEG圧縮伸長処理回路16でJPEG符号化された結果の圧縮画像データが、JPEGバスコントローラ17の制御によりJPEGバス25を介して記憶される。また、記録メディア36に記憶されている所望の画像データ、あるいは通信I/F32に外部より送信される所望の画像データが、MPU27の制御により制御系バス24および制御系バス24の延長部分としてのJPEGバス25を介して記憶される。

【0032】これら記憶されたデータは、たとえば、JPEGバス25を介して読み出され、必要に応じてJPEG圧縮伸長処理回路16で伸長処理された後、画像サイズ変換器19、ビデオエンコーダ20およびD/A変換器21を介してモニタ34に表示される。また、MPU27の制御により、JPEGバス25および制御系バス24を介してメディアI/F31あるいは通信I/F32に転送され、記録メディア36に記録されたり、通信路に送出されたりする。

【0033】画像サイズ変換器19は、バッファRAM15あるいは制御系バス24を介して入力される表示対象の画像データのサイズを、モニタ34あるいはLCD

35に表示可能なサイズに変換し、ビデオエンコーダ20あるいはLCDドライバ22に出力する。

【0034】ビデオエンコーダ20は、画像サイズ変換器19より入力される、あるいは、制御系バス24を介して直接的に入力される表示用のサイズに適合した画像データに対して、レベル変換、タイミング信号の付加、変調などの信号処理を行い、モニタ34に表示可能な信号を生成してD/A変換器21に出力する。

【0035】D/A変換器21は、ビデオエンコーダ20より入力されるモニタ34表示用のデジタル信号をアナログ信号に変換し、モニタ34に印加する。

【0036】LCDドライバ22は、画像サイズ変換器19より入力される、あるいは、制御系バス24を介して直接的に入力される表示用のサイズに適合した画像データに対して、R（レッド）、G（グリーン）、B（ブルー）の各成分に分解する色成分分解などの処理を行い、さらにタイミング信号を付加し、LCD35に表示可能な信号を生成してA/D変換器23に出力する。

【0037】A/D変換器23は、LCDドライバ22より入力されるLCD35表示用のデジタル信号をアナログ信号に変換し、必要に応じて接続されるLCDに出力する。なお、デジタルスチルカメラシステム10においてはLCDはオプション品であって、通常は装備されていないものとする。

【0038】制御系バス24は、MPU27、および、プログラムROM29、RAM30、JPEG圧縮伸長処理回路16、JPEGバスコントローラ17、画像サイズ変換器19、ビデオエンコーダ20、LCDドライバ22、メディアI/F31、通信I/F32および外部I/F33などの周辺回路が接続されたバスである。本実施の形態においては、制御系バス24は、アドレス32ビット、R/W制御信号32ビット、データ32ビットおよびスレーブ応答信号からなるバスである。この制御系バス24を介して、主にMPU27が各構成部に制御信号および制御パラメータなどを送信し、各構成部の動作を制御する。また、画像サイズ変換器19、ビデオエンコーダ20およびA/D変換器21への表示データの転送、メディアI/F31との記録/再生データの転送など、各構成部間のデータの転送を行う。

【0039】この制御系バス24に対しては、MPU27またはDMAコントローラ28がバスマスターとして機能する。通常の制御信号やデータの通常の転送時には、MPU27がバスマスターとして制御系バス24の動作を制御する。また、表示データや記録データなどの大量のデータを転送する場合には、MPU27からの指示に基づいてDMAコントローラ28がバスマスターとなり、所望の周辺回路間でデータをDMA（Direct Memory Access）転送する。なお、制御系バス24は、バスブリッジ回路26を介してJPEGバス25と接続されており、バスブリッジ回路26の動作により、JPEG

バス 25 と一体的なバスとしてあるいは J P E G バス 25 とは別個のバスとして機能する。

【0040】J P E G バス 25 は、J P E G バスコントローラ 17 およびデータ蓄積用メモリ 18 が接続されたバスである。この J P E G バス 25 は、制御系バス 24 と同一の仕様のバスであり、バスブリッジ回路 26 を介して制御系バス 24 と接続されている。そして、バスブリッジ回路 26 の動作により、制御系バス 24 と一体的な 1 つのバスとして、すなわち制御系バス 24 を延長したバスとして、あるいは、制御系バス 24 とは別個の J P E G データ転送用のバスとして動作する。

【0041】J P E G バス 25 が制御系バス 24 を延長したバスとして動作する場合、J P E G バス 25 は、制御系バス 24 を制御する M P U 27 あるいは D M A コントローラ 28 により制御系バス 24 と一体的に制御される。一方、J P E G バス 25 が制御系バス 24 とは独立なバスとして動作する場合には、J P E G バスコントローラ 17 がバスマスターとなって J P E G バス 25 を制御する。

【0042】バスブリッジ回路 26 は、M P U 27 からの指示に基づいて、制御系バス 24 と J P E G バス 25 の接続状態を制御する。バスブリッジ回路 26 は、制御系バス 24 および J P E G バス 25 の対応する各信号線の接続部分に設けられる、ハイインピーダンス状態になり得る複数の双方向バッファと、その各双方向トライステートバッファに対して印加される、そのバッファをハイインピーダンス状態にするか否かを制御する信号およびその信号の方向を指定する信号を記憶するレジスタとを有する。

【0043】M P U 27 は、デジタルスチルカメラシステム 10 が所望の動作を行うように、撮影部 11 ~ 外部 I / F 33 の集積回路 40 の各構成部を制御する。M P U 27 は、プログラム R O M 29 に記憶されているプログラムに基づいて動作し、撮影部 11 ~ 外部 I / F 33 の集積回路 40 の各構成部とデータおよび制御信号の送受信を行うことにより、撮影部 11 ~ 外部 I / F 33 の各構成部の状態を検出し、これに基づいてそれら各構成部を制御し、デジタルスチルカメラシステム 10 が全体として所望の動作を行うようにする。

【0044】D M A コントローラ 28 は、M P U 27 の制御に基づいて、制御系バス 24 に接続されている各構成部間における所望のデータの D M A 転送を行う。具体的には、記録メディア 36 と R A M 30、J P E G 圧縮伸長処理回路 16 間の転送、通信 I / F 32 と R A M 30、J P E G 圧縮伸長処理回路 16 間のデータの転送などを行う。また特に、J P E G バス 25 が制御系バス 24 と接続され制御系バス 24 の延長部分とされている時には、データ蓄積用メモリ 18 へのデータの転送およびデータ蓄積用メモリ 18 からのデータの転送も行う。

【0045】プログラム R O M 29 は、M P U 27 で行

う種々の処理プログラムが記録されたメモリである。

【0046】R A M 30 は、M P U 27 で種々の処理を行う際の、結果あるいは途中経過のデータを記憶するためのワーク用メモリである。

【0047】メディア I / F 31 は、装着された記録メディア 36 に対するデータの記憶および再生を制御するインターフェイスである。本実施の形態のデジタルスチルカメラシステム 10 においては、メモリスティックが着脱式の記録メディア 36 として使用可能であるとす。したがって、メディア I / F 31 は、装着されたメモリスティックとのインターフェイスである。

【0048】通信 I / F 32 は、接続された外部通信線に対するデータの送信および外部通信線からのデータの受信を制御するインターフェイスである。本実施の形態のデジタルスチルカメラシステム 10 においては、通信 I / F として U S B が使用可能なものとする。したがって、通信 I / F 32 は、U S B インターフェイスである。

【0049】外部 I / F 33 は、スイッチなどの操作部や、操作用の表示部などとデータの送受信を行うためのインターフェイスである。

【0050】モニタ 34 は、バッファ R A M 15 より印加される画像データを、使用者が視覚的に認識可能な状態で表示する。

【0051】記録メディア 36 は、デジタルスチルカメラシステム 10 に装着される着脱可能な記録媒体であり、本実施の形態ではメモリスティックである。

【0052】次に、デジタルスチルカメラシステム 10 の動作について説明する。まず、デジタルスチルカメラシステム 10 における一連の撮影の動作について説明する。まず、画像を撮影する際には、M P U 27 はバスブリッジ回路 26 に対して制御系バス 24 と J P E G バス 25 とを分離するように指示する制御信号を出力する。これにより、制御系バス 24 と J P E G バス 25 は別個のバスとして使用される。そして、使用者が所定の手順で撮影可能な状態にデジタルスチルカメラシステム 10 を操作することにより、デジタルスチルカメラシステム 10 は撮影可能な状態となる。すなわち、T G / D R V 12 は撮影部 11 に対して所定の周期でモニタ撮影モードで画像データを生成するように指示し、撮影部 11 はこれに基づいて、垂直方向を 1 / 2 に間引いた画像データを生成し A / D 変換器 13 に出力する。

【0053】A / D 変換器 13 に取り込まれた画像データは、デジタル信号に変換された後、信号処理回路 14 でコンポーネント信号の生成、ガンマ補正、ホワイトバランスの調整、ゲイン調整などの画像信号処理が行われ、インターレースラインスキャン形式のデジタル画像データとして、ライン順に順次バッファ R A M 15 に記憶される。バッファ R A M 15 は、前述したように、各々 8 ライン分のコンポーネント信号を記憶可能な 2 つの

バンク第1のバンク151（バンクA）および第2のバンク152（バンクB）を有している。そして、信号処理回路14より入力されたデータは、RAMコントローラ153の制御により、この2つのバンクに8ラインずつ交互に書き込まれる。

【0054】バッファRAM15に書き込まれたデータは、また直ちに読み出されて画像サイズ変換器19に入力され、モニタ34に表示可能なサイズに調整され、ビデオエンコーダ20でタイミング信号の付加、変調などが行われ、A/D変換器21でアナログ信号に変換されたモニタ34に出力される。これにより、モニタ34にはモニタ撮影された画像データが表示される。

【0055】また、バッファRAM15に書き込まれたデータは、JPEG圧縮伸長処理回路16により、DCT処理の単位となる8×8画素ずつのDCTブロック単位で順に読み出され、DCTを初めとするJPEG符号化処理に供される。この信号処理回路14によるバッファRAM15へのデータの書き込み、および、バッファRAM15からのJPEG圧縮伸長処理回路16のデータの読み出しの処理は、同時並列的に行われる。すなわち、信号処理回路14からの画像データの書き込みがバッファRAM15のバンクAに対して行われている時には、同時に、バッファRAM15のバンクBに記憶されているデータがJPEG圧縮伸長処理回路16により読み出され、JPEG符号化処理に用いられる。そしてこのような処理を順に行うことにより、1枚の画像データが順に圧縮符号化される。なお、このような処理を行うために、JPEG圧縮伸長処理回路16におけるデータの圧縮符号化処理の速度は、信号処理回路14からバッファRAM15へのデータ記録速度と同等であることが要求される。

【0056】JPEG圧縮伸長処理回路16においては、モニタ撮影された画像については単に符号化処理および符号化データのデータ量の算出が行われ、JPEGバスコントローラ17への出力は行われない。そして、モニタ撮影した1枚の画像について符号化が行われデータ量が算出されたら、そのデータ量の情報は制御系バス24を介してMPU27に出力される。MPU27においては、最新のモニタ撮影画像のデータ量の情報をRAM30に記憶しておく。

【0057】このようなモニタ撮影を行っている状態、すなわち、使用者がシャッターを押さずに、単にカメラを向けた先の被写体がモニタ34に表示されている状態において、たとえば使用者が撮影対象を変更すると、信号処理回路14において画像の特性が大きく変更したことが検出され、その旨の信号がTG/DRV12に出力される。TG/DRV12は、これに基づいて、撮影部11におけるモニタ撮影の周期を短くし、その変更した撮影対象の画像データを早急に獲得するようにする。その結果、直ちにその新しい撮影対象、撮影環境の画像デ

ータが撮影部11において生成され、A/D変換器13、信号処理回路14を介してバッファRAM15に記憶され、モニタ34に表示されるとともに、その画像に対する符号化データ量がJPEG圧縮伸長処理回路16で検出される。

【0058】そして、所望の被写体に対して使用者がシャッターを押下した瞬間、すなわち、画像データの記録を要求した時には、TG/DRV12は撮影部11に対して実撮影モードで直ちに画像データを生成するように指示する。撮影部11はこれに基づいて、撮像素子からの画像データの読み出しを全画素のプロGRESS形式で行い、読み出した画像データをA/D変換器13に出力される。

【0059】A/D変換器13に取り込まれた画像データは、モニタ撮影と同様に、デジタル信号に変換された後、信号処理回路14でコンポーネント信号の生成、ガンマ補正、ホワイトバランスの調整、ゲイン調整などの画像信号処理が行われ、インターレースまたはプロGRESSスキャン形式の、ライン順にスキャンした形式でデジタル画像データとして、ライン順に順次バッファRAM15に記憶される。この場合のバッファRAM15への書き込みも、モニタ撮影の場合と同様に、2つのバンクに8ラインずつ交互に行われる。また、バッファRAM15に書き込まれた画像データは、画像サイズ変換器19、ビデオエンコーダ20、A/D変換器212を介して、モニタ34に表示される。

【0060】そして、バッファRAM15に書き込まれた画像データは、JPEG圧縮伸長処理回路16によりDCTブロック単位に順に読み出され、JPEG圧縮符号化される。実撮影された画像データに対してJPEG符号化を行う時には、まずMPU27において、RAM30に記憶されている直前のモニタ撮影モードの時の取り込み画像に対する圧縮データ量が読み出され、そのデータ量に基づいてフル画像の符号化データ量が推測される。そして、これに基づいて符号化データ量を所望の範囲に収めるための符号化パラメータ、すなわち量子化テーブルが決定され、これがJPEG圧縮伸長処理回路16に通知される。

【0061】JPEG圧縮伸長処理回路16においては、この符号化パラメータに基づいて、バッファRAM15より読み出す画像データを順にJPEG符号化する。そして、実撮影モードの時には、JPEG圧縮伸長処理回路16において圧縮符号化されたデータは、JPEGバスコントローラ17に順に出力され、JPEGバス25を介してデータ蓄積用メモリ18に順に記憶される。なお、この時JPEGバス25は前述したように制御系バス24と分離されているので、このJPEGバスコントローラ17からデータ蓄積用メモリ18へのJPEG圧縮データの転送は、MPU27による制御系バス24のトラフィック状況、使用状況の影響を何ら受けず

に、独立して行うことができる。

【0062】実撮影モードの時に撮影部11で生成された1枚の静止画の画像データは、順次このような処理を経てJPEG圧縮され、その圧縮データがデータ蓄積用メモリ18に記憶される。なお、145万画素相当のCCDで撮影した静止画像のJPEG圧縮された画像データの大きさは、約500Kバイト程度となる。なおこのような画像取り込みおよび圧縮処理を行っている時、JPEGバス25は全く影響を受けていないので、MPU27による所望の処理を制御系バス24を介して、MPU27およびその周辺回路で行うことができる。

【0063】次に、圧縮画像データの表示を行う場合の動作について説明する。たとえば前述したような撮影動作によりデータ蓄積用メモリ18に記憶されている画像データ、あるいは、メディア1/F31または通信1/F32を介して外部より読み込まれデータ蓄積用メモリ18に記憶されている画像データの表示（再生）の要求がなされた場合、まず、MPU27はバスブリッジ回路26に対して制御系バス24とJPEGバス25とを分離するように指示する。その状態で、JPEGバスコントローラ17がデータ蓄積用メモリ18より圧縮画像データを順次読み出し、JPEG圧縮伸長処理回路16に転送する。

【0064】JPEG圧縮伸長処理回路16は、順次入力される圧縮画像データの伸長処理を行い、コンポーネント信号のブロック単位の非圧縮画像データとして順次復元する。復元されたブロック単位のデータは、8ライン分のまとまったデータとなるように、バッファRAM15のいずれかのバンクに書き込まれる。すなわち、8ライン分のデータを区切りとして、各バンクに交互に書き込まれる。このような処理が行われている時に、バッファRAM15のJPEG圧縮伸長処理回路16からの復元したデータの書き込みが行われていない方のバンクに書き込まれた画像データは、ライン順にスキャンしていくような形態で順次読み出され、画像サイズ変換器19に出力される。以後、前述したモニタ撮影した画像を表示する際と同様の処理が行われ、モニタ34に画像が表示される。

【0065】次に、外部と画像データの転送を行う場合の動作について説明する。メディア1/F31に装着されたメモリスティック30との間で画像データの転送を行う場合、あるいは、通信1/F32によりUSBを介して外部と画像データの転送を行う場合、まず、MPU27は制御系バス24に対して、制御系バス24とJPEGバス25とを接続するように指示する。その結果、JPEGバス25は制御系バス24の延長部分として動作するようになり、データ蓄積用メモリ18はMPU27により管理されるメモリ領域中に存在することになる。

【0066】そして、そのような状態とした後に、MPU27はDMAコントローラ28に対して、制御系バス

24を介したデータの転送を指示する。その結果、DMAコントローラ28の制御により、記録メディア36とデータ蓄積用メモリ18、あるいは、通信1/F32とデータ蓄積用メモリ18との間で、所望の画像データのDMA転送が行われるようになる。

【0067】最後に、このような方法、すなわち、モニタ撮影時の画像データを用いて適切に圧縮処理時の圧縮率が制御できることについて説明する。まず、記録動作が要求される直前のモニタ画像と、実際に記録しようとしている静止画との相関について考慮してみる。まず、静止画撮影動作がなされた瞬間の画像とその直前の画像とは、時間的に異なる画像であるが、連続的にモニタ撮影動作がなされている中での連続した画像なので、撮像画像の特性に極端な変化はないと考えられる。また、モニタ画像は垂直方向に間引いた画像であり、欠落したデータ部分による差異は見込まれるものの、画像の画素間の相関性の高さ、および、水平方向の画素は全画素読み出されていることから、ここで特性に大きく差が生じることはないと考えられる。つまり、圧縮時に用いる量子化テーブルや可変長符号化用のテーブルが等しい条件にあれば、間引きデータにより圧縮符号化処理を施した場合と、全画素データにより圧縮処理を施した場合の両方で生成される圧縮データ量を比べた場合、この比はある範囲内に収束すると考えられる。

【0068】実例を図3～図5を参照して説明する。図3～図5は、VGA（640×480）サイズの静止画データにおいて、全画素圧縮した場合と、間引きデータにて圧縮した場合の両者の圧縮後のデータ量および画質の相関を説明するための図である。図3（A）は、実撮影時の全画素備わる画像データ（原画像）を示す図であり、図3（B）はモニタ撮影時の間引きデータ（間引き画像）を示す図である。なお、実際の画像データは中間調を有する写真データであるが、ここでは図柄を模式的に示す線画で示す。そして、これら各画像データを、所定の画質レベルとなるように圧縮符号化した時の画像データ量および圧縮率を図4に示す。また、図4に示すデータより画質と圧縮率の関係および画質とデータ量の関係をグラフにしたものを図5（A）および図5（B）に示す。

【0069】これらの図、特に図5（A）に示されるように、間引きの行われていない画像データと間引きの行われている画像データとでは、ともに同様の圧縮率で圧縮符号化を行えば、同様の画質の画像となる。そして、その際のデータ量は、図5（B）に示されるように、いずれの画質においても、間引きの行われていない画像データのデータ量が、間引きの行われている画像データのデータ量の約1.8程度となっている。

【0070】このように、間引きの行われていない画像データと間引きの行われている画像データとのデータ量については、同じパラメータで符号化を行う限り相関性

が高い。したがって、モニタ撮影時の間引き画像データに対して圧縮符号化処理を行い、この時の圧縮処理後のデータ量を計測し、そのデータ量と圧縮処理時に用いた量子化テーブルの値により全画素撮影により圧縮データを生成した場合のデータ量を予測することは、妥当であり有効である。また、この時点から時間的に短い間隔で実際に静止画全画素撮影がなされた場合には、撮像画像はさきほどと大きく変わることはないということより、この予測を実撮影時の全画素圧縮時の圧縮データ量予測値として適用できる。このように、モニタ撮影時において間引き画像による圧縮データ量を目標とする範囲内に収束させるような量子化制御を行うことにより、静止画撮影時の全画素画像により圧縮データ量も目標範囲に収束させることができる。

【0071】このように、本実施の形態のデジタルスチルカメラシステム10においては、非圧縮画像を一時的に蓄積するためのバッファRAM15は16ライン分程度の少容量のメモリでよく、1枚の画像データを記憶する程の大容量のメモリを必要としない。そのため、回路規模が大幅に削減できる。特に、集積回路化時には、回路リソースを節約することができ、チップコストを低くすることができる。

【0072】また、そのバッファRAM15においては、記憶領域を2つのバンクに分けて、バッファRAM15に対する記録処理および再生処理を、各バンクごとにわけて同時並列的に行えるようにしており、処理を高速に行える。具体的には、信号処理回路14からの撮影した画像データのバッファRAM15への書き込みと、バッファRAM15からJPEG圧縮伸長処理回路16あるいは画像サイズ変換器19への読み出しを同時並列的に行うことができ、撮影画像の記録あるいは表示までの処理時間を短縮することができる。また、JPEG圧縮伸長処理回路16からの伸長した画像データのバッファRAM15への書き込みと、バッファRAM15から画像サイズ変換器19への読み出しを同時並列的に行うことができ、記録画像の再生表示までの処理時間を短縮することができる。

【0073】また、デジタルスチルカメラシステム10においては、モニタ撮影動作時に、実際にJPEG圧縮伸長処理回路16において圧縮処理を行いデータ量の推測を行っておき、実際の撮影時にはその推測時に基づいて、撮影した画像データに対して直接的に1度で圧縮符号化処理を行っている。したがって、データ量制御のための繰り返し処理が無いため、処理速度を向上することができる。また撮影の即時性を高めることができる。

【0074】さらに、そのモニタ撮影動作時の圧縮符号化処理は、間引き画像に対して行っているため、電力消費などを低く抑えることができる。また、必要に応じて、モニタ撮影している画像の特性の変化を検出し、これに応じてモニタ撮影時の圧縮符号化頻度、回数などを

制御しているため、少ない圧縮符号化処理で、適切なデータ量の推測を行うことができる。

【0075】また、デジタルスチルカメラシステム10においては、画像データの圧縮処理とその圧縮した画像データの記録を同時並列的に行っているため、画像データの圧縮および記録を高速に行うことができる。同様に、伸長処理における、データ蓄積用メモリ18、記録メディア36あるいは通信路からの圧縮画像データのJPEG圧縮伸長処理回路16への転送と、JPEG圧縮伸長処理回路16における伸長処理とを同時並列的に行っているため、圧縮データの伸長処理を高速に行うことができる。

【0076】なお、本発明は本実施の形態に限られるものではなく、任意好適な種々の改変が可能である。たとえば、デジタルスチルカメラシステム10の構成は、図1に示した構成に限られるものではなく、任意の構成としてよい。また特に次のような観点で変形を行えば、より回路構成を簡単にすることができる。まず、メディア1/F31と記録メディア36とのリード/ライト動作および制御系バス24とのデータ転送速度が十分高速な場合、あるいは通信1/F32における送信および受信が高速で、即時応答可能に制御系バス24との間のデータ転送も行えるようになっている場合には、図6に示すようにデータ蓄積用メモリ18を保持しないデジタルスチルカメラシステム10bのような構成でもよい。

【0077】この場合、静止画圧縮データ生成時には、圧縮伸長回路で生成されJPEGバスコントローラ17より出力される圧縮データは、直接メディア1/F31を介して記録メディア36に書き込まれるか、あるいは、通信1/F32を介して伝送路に送出される。また、静止画圧縮データを読み込み、画像表示を行う場合には、メディア1/F31を介して記録メディア36から読み込むか、あるいは、通信1/F32を介して伝送路から受信した圧縮データは、JPEGバスコントローラ17を介してJPEG圧縮伸長処理回路16に直接取り込まれ、伸長処理が行われる。そしてこのような構成のデジタルスチルカメラシステム10bであれば、データ蓄積用メモリ18分、よりの回路削減およびコスト低下が行える。

【0078】また、画像サイズ変換器19を簡素化してもよい。たとえば、外部より読み込んだ圧縮データを伸長して画像表示を行うケースを考えた場合、外部から読み込んだデータの原画像サイズは淹に渡る可能性も考えられ、その全てに対して画像サイズ変換が行えるように画像サイズ変換器19を構成すると、回路規模が増大してしまう。これを避けるため、画像サイズ変換器19においては、あらかじめサイズ辺難可能な画像サイズを規定しておき、この規定に合致しない圧縮データの復元においては、サムネイル画像を伸長し、その画像を画像サイズ変換器19において拡大し表示可能なサイズに変

換するようにすればよい。Exifの規定によるサムネイル画像が含まれたJPEG圧縮データであれば、この方法により原画像のサイズに関係なく圧縮データを復元し、その画像表示が可能となる。

【0079】また、図2に示したバッファRAM15の構成は、バッファRAMの制御方式を工夫することで、たとえば図7に示すように、8ライン分の信号を記憶可能な容量の1バンク構成にすることも可能である。また、図8あるいは図9に示すように、各バンクを輝度信号16ライン分、色差信号8ライン分のデータを記憶可能な構成としてもよい。このような構成とすることにより、4:2:0相当の画像フォーマットへの対応も可能となる。

#### 【0080】

【発明の効果】このように、本発明によれば、所望の画像を撮影し、大容量のメモリを用いることなく、また繰り返し処理を行うことなく、圧縮率と画質を制御しながら高速に圧縮符号化を行い、所望のデータを取り込むことのできるカメラシステムを提供することができる。また、大容量のメモリを用いることなく、所望の静止画データを圧縮率と画質を制御しながら高速に圧縮符号化を行うことのできる画像符号化装置を提供することができる。また、大容量のメモリを用いることなく、所望の静止画データを圧縮率と画質を制御しながら高速に復号化を行うことのできる画像復号化装置を提供することができる。

#### 【図面の簡単な説明】

【図1】図1は、本発明の一実施の形態のデジタルスチルカメラシステムの構成を示すブロック図である。

【図2】図2は、図1に示したデジタルスチルカメラシステムのバッファRAMの構成を示すブロック図である。

【図3】図3は、図1に示したデジタルスチルカメラシステムの撮影部より入力される実撮影時の画像データおよびモニタ撮影時の画像データを示す図である。

【図4】図4は、図3に示した各画像データに対する圧縮結果の画像データ量および圧縮率を示す図である。

【図5】図5は、図3に示した各画像データに対する圧縮率と画質の関係および圧縮画像データ量と画質の関係を示す図である。

【図6】図6は、図1に示したデジタルスチルカメラシステムの変形構成例を示す図である。

【図7】図7は、図2に示したバッファRAMの第1の変形構成例を示す図である。

【図8】図8は、図2に示したバッファRAMの第2の変形構成例を示す図である。

【図9】図9は、図2に示したバッファRAMの第3の変形構成例を示す図である。

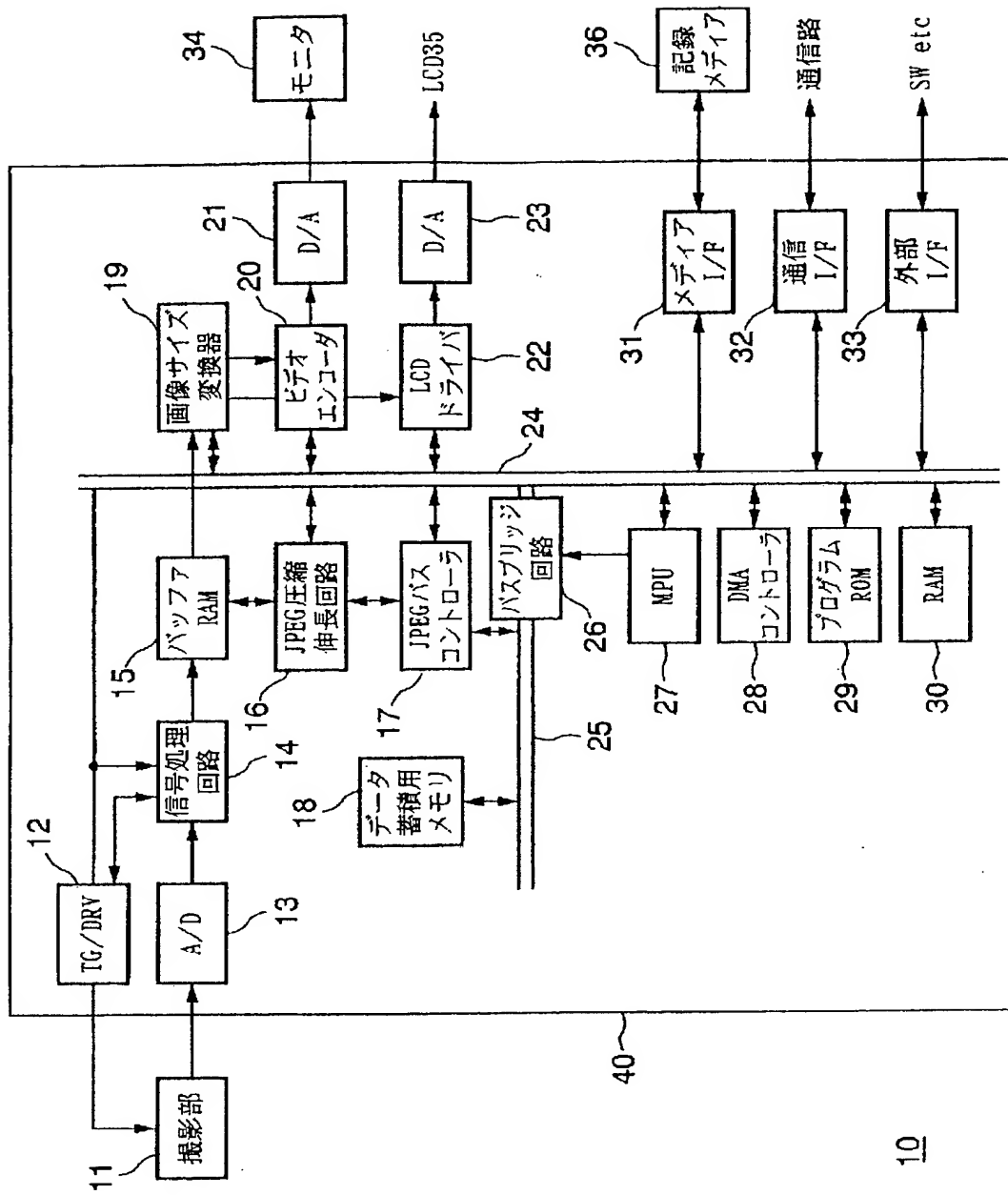
#### 【符号の説明】

10…デジタルスチルカメラシステム、11…撮影部、12…TG/DRV、13…A/D変換器、14…信号処理回路、15…バッファRAM、16…JPEG圧縮伸長処理回路、17…JPEGバスコントローラ、18…データ蓄積用メモリ、19…画像サイズ変換器、20…ビデオエンコーダ、21…A/D変換器、22…LCDドライバ、23…A/D変換器、24…制御系バス、25…JPEGバス、26…バスブリッジ回路、27…MPU、28…DMAコントローラ、29…プログラムROM、30…RAM、31…メディアI/F、32…通信I/F、33…外部I/F、34…モニタ、36…記録メディア、151…第1のバンク（バンクA）、152…第2のバンク（バンクB）、153…RAMコントローラ、154…スイッチ群

【図4】

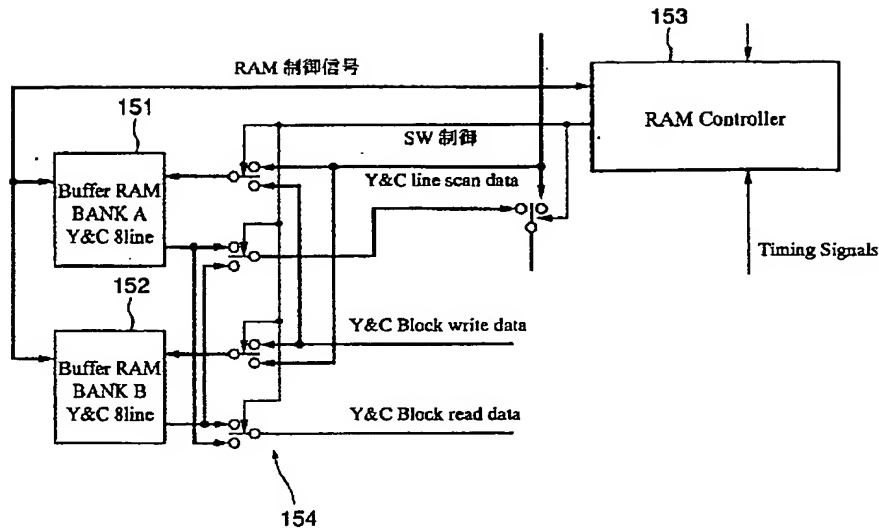
画質	原画像 画像データ量 (Kbyte)	間引き画像 画像データ量 (Kbyte)	原画像 圧縮率	間引き画像 圧縮率
100	434.347	232.193	1	1
95	322.988	173.508	1.344778	1.338226
90	232.809	126.375	1.86568	1.837333
80	120.639	65.734	3.600386	3.532312
70	77.272	42.497	5.621014	5.46375
60	64.679	35.437	6.715425	6.552276
50	53.164	28.797	8.169946	8.063097
40	43.479	23.209	9.989811	10.00444

【図1】

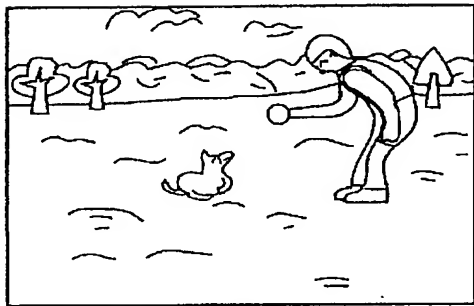




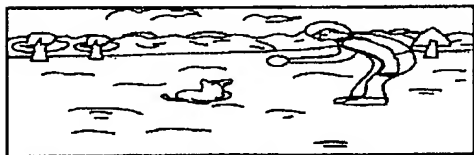
【図2】



【図3】



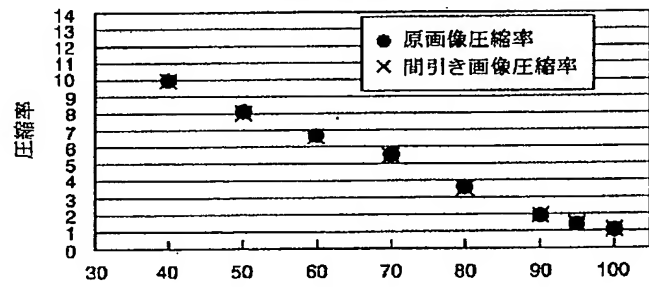
(A)



(B)

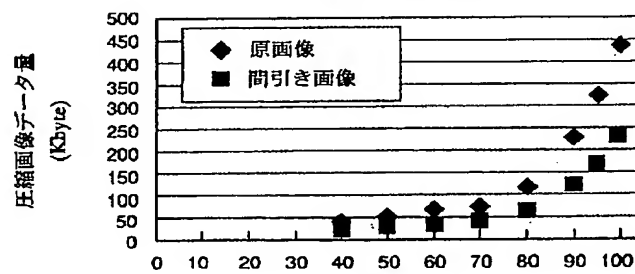
【図5】

画質と圧縮率の関係



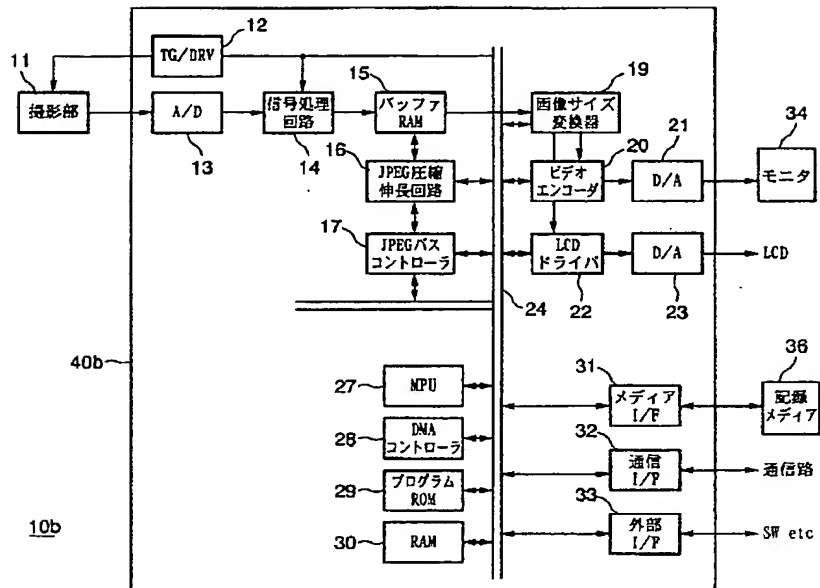
(A)

画像データ量の比較



(B)

【図6】



【図7】

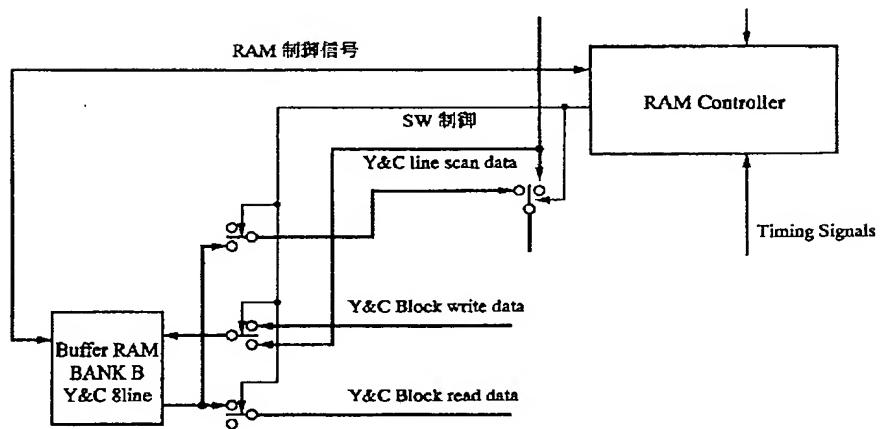


Figure 1 is a block diagram of the system architecture. It features a central 'RAM Controller' block. To its left is a 'Buffer RAM' block, which is specified as 'BANK B', 'Y 16line', and 'C 8line'. The 'RAM Controller' receives a 'RAM 制御信号' (RAM control signal) and a 'SW 制御' (SW control) signal. It outputs 'Y&C line scan data' and 'Y&C Block write data' to the 'Buffer RAM'. The 'Buffer RAM' outputs 'Y&C Block read data' back to the 'RAM Controller'. There is also a direct feedback path from the 'Buffer RAM' output to the 'RAM Controller' input.

Fターム(参考)

5B047	AA30	BA03	EA02	EA05	EB06
	EB17				
5C022	AA13	AC03	AC42	AC69	
5C053	FA08	GB26	GB34	GB36	KA03
	LA02				
5C059	KK08	KK15	MA00	MA23	ME02
	SS15	TA47	TA52	TB07	TC06
	TC38	TC43	TD14	TD15	UA02
	UA34				
5J064	AA03	AA04	BA13	BA15	BA16
	BB03	BC01	BC02	BC06	BC07
	BC25	BD03			